

CHIPONE

集创北方

ICND2065

(1~64 扫 PWM 恒流输出 LED 显示屏驱动芯片)

概述

ICND2065 是一款专为全彩 LED 显示屏设计的驱动 IC，16 路 PWM 恒流输出，1~64 扫任意扫。ICND2065 集成了“Noise Free TM”技术，具有极佳的抗干扰特性，使恒流及低灰效果不受 PCB 板的影响。并可选用不同的外挂电阻对输出级电流大小进行调节，精确控制 LED 的发光亮度。

ICND2065 会缓存输入的 16 位数据并转化为灰阶输出，并通过优化 PWM 输出提高低灰显示一致性。内部集成了 LED 开路检测，自建消隐电路及动态节能模块。ICND2065 无需 GCLK，优化系统 EMI。


ICND2065 内部采用了电流精确控制技术，可使片间误差低于±2.0%，通道间误差低于±2.0%。显示方面可以有效解决跨班色差，高低灰耦合，低灰色块、偏色、麻点、第一行偏暗等问题。

特性

- ◇ 16 路 PWM 恒流源输出
- ◇ 1~64 扫任意扫
- ◇ 输出电流设定范围：
 - 0.5~25mA×16@V_{DD}=5V 路恒定电流输出
 - 0.5~18mA×16@V_{DD}=4.2V 路恒定电流输出
- ◇ 电流精度
 - 通道间：±1.0%(典型值)，±2.0%(最大值)
 - 芯片间：±1.0%(典型值)，±2.0%(最大值)
- ◇ 8 位电流增益调整：22%~200%
- ◇ 恒流源输出拐点最小 0.3V
- ◇ 快速输出电流响应 \overline{OE} (最小值)：20ns@V_{DD}=5V
- ◇ 数据传输频率：f_{MAX}=30MHz
- ◇ 供电电压：V_{DD}=3.3~5.5V
- ◇ 工作温度范围：T_{opr}=-40~85℃
- ◇ 动态节能，消除无用功耗
- ◇ 低灰高刷，更高对比度
- ◇ 集成下鬼影消除功能集成灯珠保护电路，减少灯珠损坏
- ◇ 消除开路毛毛虫及坏点十字架
- ◇ 有效解决低灰色块、偏色、麻点、第一行偏暗
- ◇ 有效解决高对比耦合、跨板色差


封装

Shrink SOP




AP: SSOP24-P-150-0.635

Quad Flat No-Lead



AN-01: QFN24-4*4-0.5

Quad Flat No-Lead

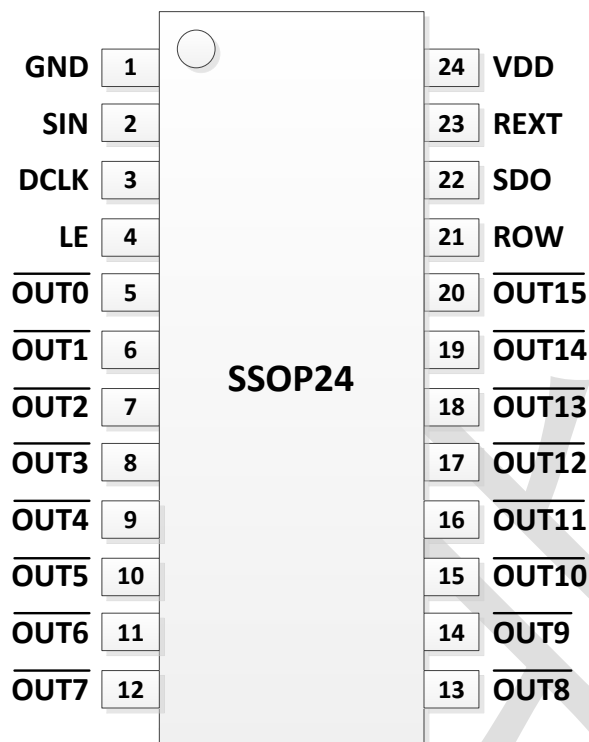


AN-02: QFN24-4*4-0.5

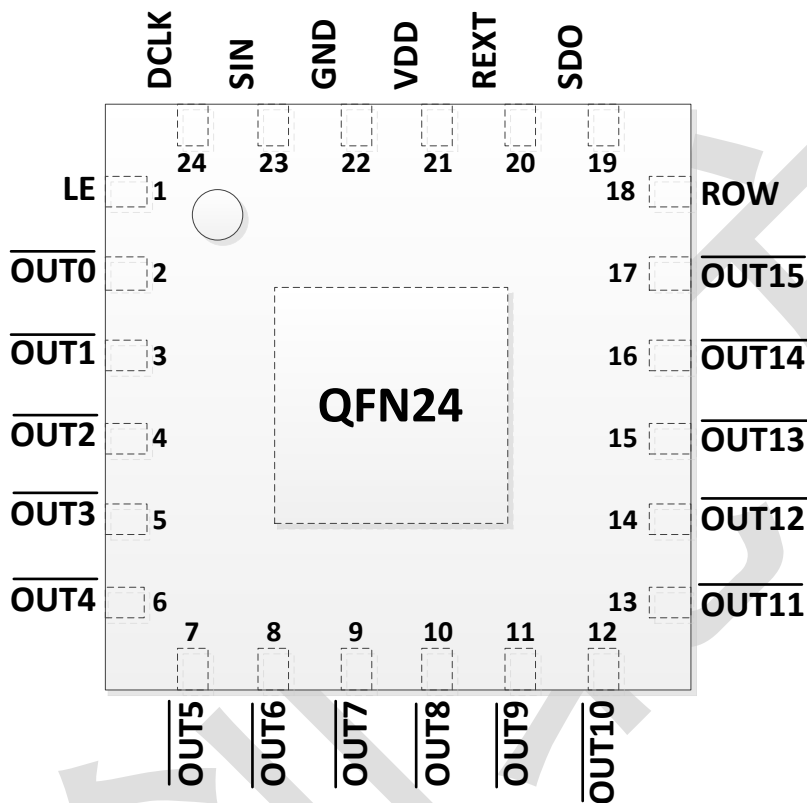
ICND2065

引脚说明

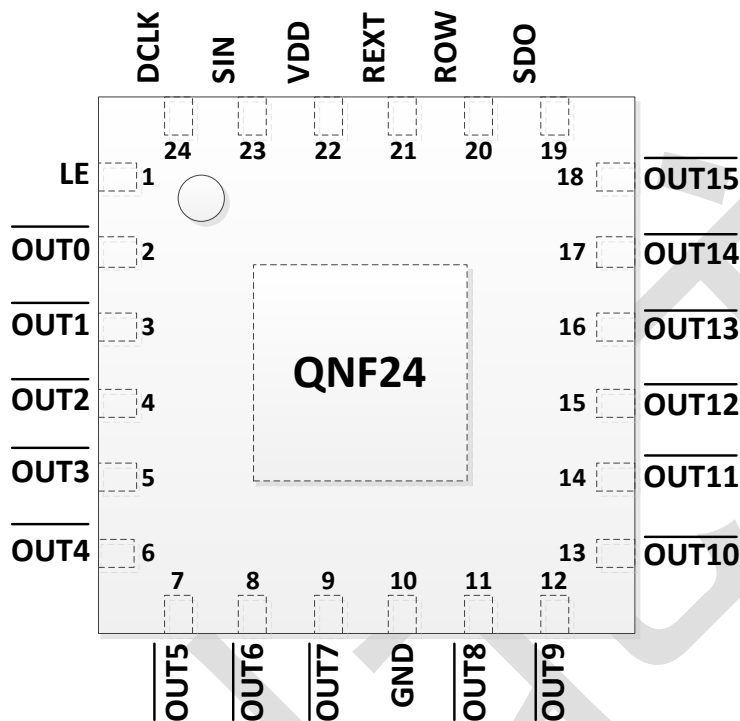
1 AP: SSOP24-P-150-0.635



ICND2065AP (SSOP24)		
Pin No.	Pin 名称	功能
1	GND	接地端
2	SIN	串行数据输入端
3	DCLK	数据时钟, 用于写入数据与指令
4	LE	据与指令的锁存端, 不同的 LE 长度代表不同指令
5~20	$\overline{\text{OUT0}} \sim \overline{\text{OUT15}}$	恒流灌电流输出端
21	ROW	换行信号, ROW 信号由 0 变为 1 表示一次换行
22	SDO	串行数据输出端
23	REXT	外挂电阻输入端, 可调节输出端恒流值
24	VDD	电源输入端

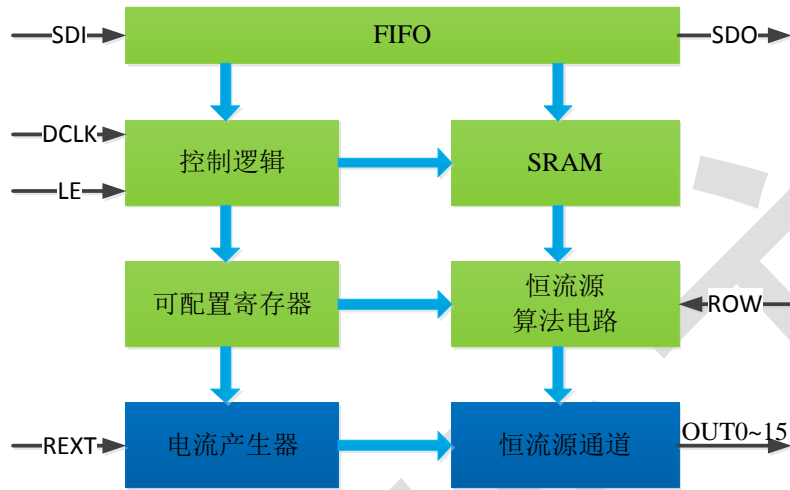


ICND2065AN-01 (QFN24)		
Pin No.	Pin 名称	功能
1	LE	据与指令的锁存端，不同的 LE 长度代表不同指令
2~17	OUT0 ~ OUT15	恒流灌电流输出端
18	ROW	换行信号，ROW 信号由 0 变为 1 表示一次换行
19	SDO	串行数据输出端
20	REXT	外挂电阻输入端，可调节输出端恒流值
21	VDD	电源输入端
22	GND	接地端
23	SIN	串行数据输入端
24	DCLK	数据时钟，用于写入数据与指令



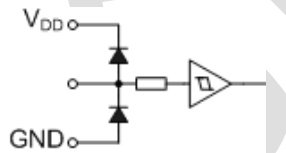
ICND2065AN-02 (QFN24)		
Pin No.	Pin 名称	功能
1	LE	据与指令的锁存端，不同的 LE 长度代表不同指令
2~9, 11~18	OUT0 ~ OUT15	恒流灌电流输出端
10	GND	接地端
19	SDO	串行数据输出端
20	ROW	换行信号，ROW 信号由 0 变为 1 表示一次换行
21	REXT	外挂电阻输入端，可调节输出端恒流值
22	VDD	电源输入端
23	SIN	串行数据输入端
24	DCLK	数据时钟，用于写入数据与指令

ICND2065 框图

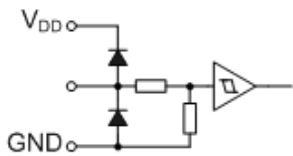


I/O 等效电路

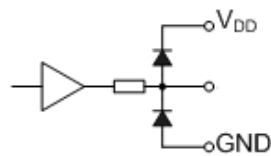
1. GCLK,SDI,LE



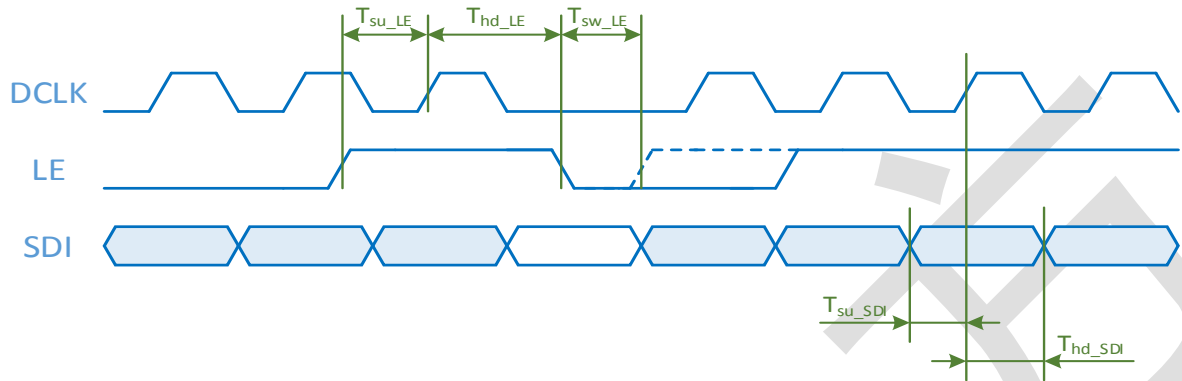
2. DCLK



3.SDO



时序图



Note 1: LE 的长度是指当 LE 为高电平时, DCLK 的上升沿个数。如时序图所示, 第一个 LE 信号的长度为 1, 亦即该命令为 “Data Latch” 命令。

建立保持时间

信号名称	MIN	备注
T_{su_LE}	7ns	
T_{hd_LE}	7ns	
T_{sw_LE}	10ns	
T_{su_SDI}	3ns	
T_{hd_SDI}	3ns	

通过 “Data Latch” 命令锁存灰度数据, 第 1 个 16bit 数据作为通道 15 的第一行数据, 第 2 个 16bit 数据作为通道 14 的第一行数据, 第 17 个 16bit 数据作为通道 15 的第二行数据。

绝对最大额定值 (Ta=25°C)

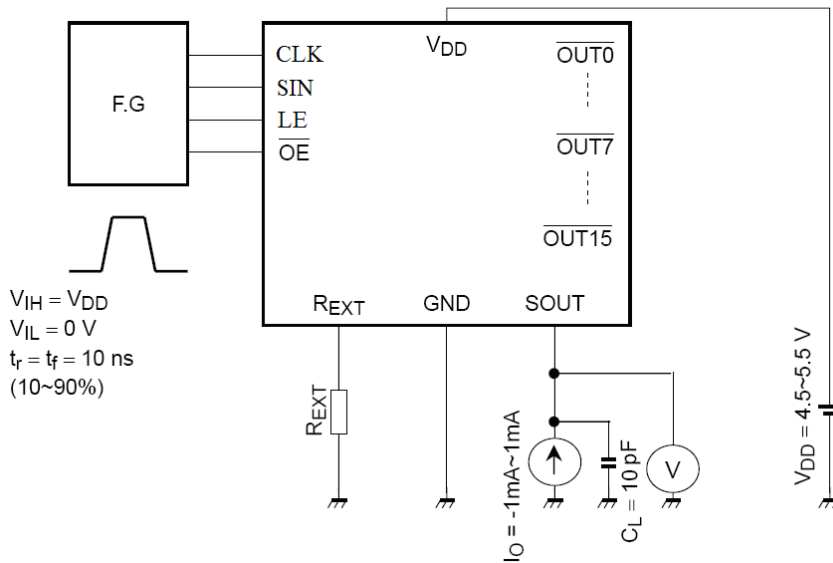
特性	符号	额定值	单位
电源电压	V _{DD}	0~6.0	V
输出电流	I _O	25	mA
输入电压	V _{IN}	-0.4~V _{DD} +0.4	V
输出耐受电压	V _{OUT}	10V	
时钟频率	F _{CLK}	30	MHz
接地端电流	I _{GND}	+500	mA
消耗功耗 (印刷电路板上, 25°C)	DN-type P _D	3.19	W
热阻抗	DN-type R _{th(j-a)}	39.15	°C/W
工作温度	T _{opr}	-40 ~ 85	°C
存储温度	T _{stg}	-55 ~ 150	°C

电气特性 (如果不另外说明, V_{DD}=4.5~5.5V, T_a=25°C)

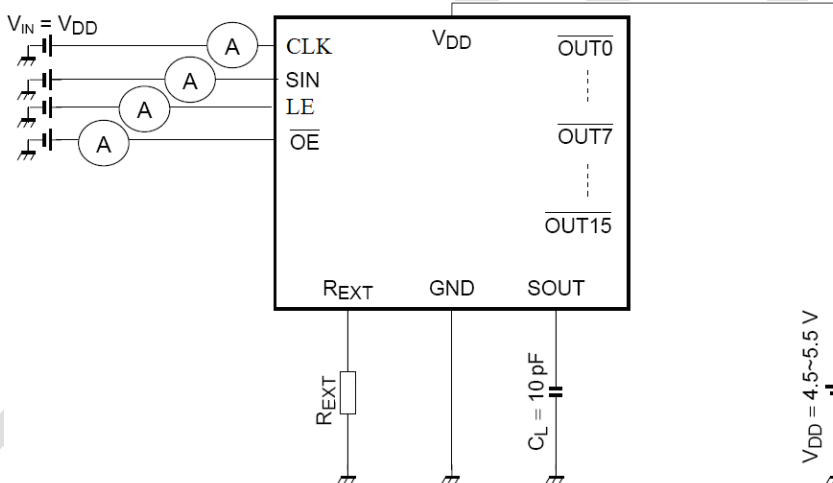
特性	符号	测试电路	测试条件	最小值	典型值	最大值	单位
高电平逻辑输出电压	V _{OH}	1	I _{OH} =-1mA, SDO	V _{DD} -0.4	-	V _{DD}	V
低电平逻辑输出电压	V _{OL}	1	I _{OH} =+1mA, SDO	-	-	0.4	V
高电平逻辑输入电压	V _{IH}		0.7*V _{DD}	-	V _{DD}	V	
低电平逻辑输入电压	V _{IL}	3	GND	-	0.3*V _{DD}	V	
高电平逻辑输入电流	I _{IH}	2	V _{IN} =V _{DD} , SDI,CLK,LE,GCLK	-	-	1	μA
低电平逻辑输入电流	I _{IL}	1	V _{IN} =GND SDI,CLK,LE,GCLK	-1	-	-	μA
电源电流	I _{VDD}	4	R _{ext} 悬空	2.2	6		mA
恒流源误差	IM _{Ochl}	5	恒流范围 0.5mA~25mA	-	1.0	2	%
	IM _{Ochip}	5		-	1.0	2	%
恒流源范围	I _{OR}	5	V _O =0.6~5.0V	0.5		25	mA
恒流源电源电压调节	%V _{DD}	5	R _{EXT} =3 kΩ, OUT0~OUT15	-	±0.1	-	%/V
恒流源输出电压调节	%V _{OUT}	5	V _O =0.6~3.0V, R _{EXT} =3 kΩ, OUT0~OUT15	-	±0.1		%/V
恒流源通道关闭时间	t _{or}	6	R _{EXT} =3 kΩ	15	35	55	ns
恒流源通道开启时间	t _{of}	6	R _L =540Ω, C _L =10pF	15	35	65	ns
传输延迟时间	t _{pHL}	4	DCLK-SDO, V _{DD} =5.0V, C _{load} =5pF		28		ns
下拉电阻	R _{DOWN}	2	DCLK	100	200	400	kΩ

测试电路

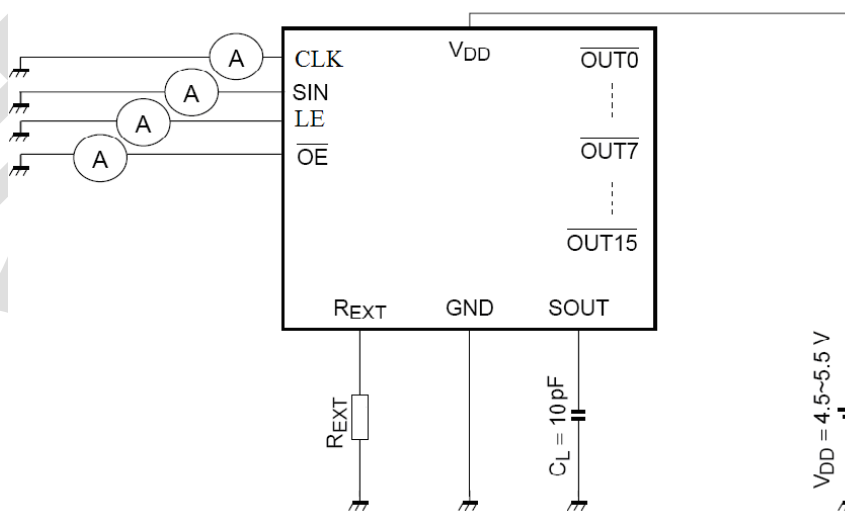
测试电路 1：高电平逻辑输入电压/低电平逻辑输入电压



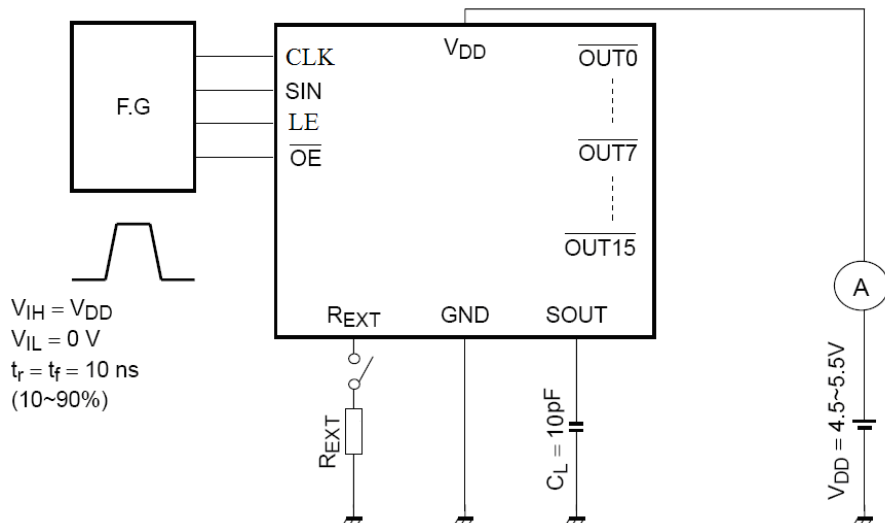
测试电路 2：高电平逻辑输入电流/下拉电阻



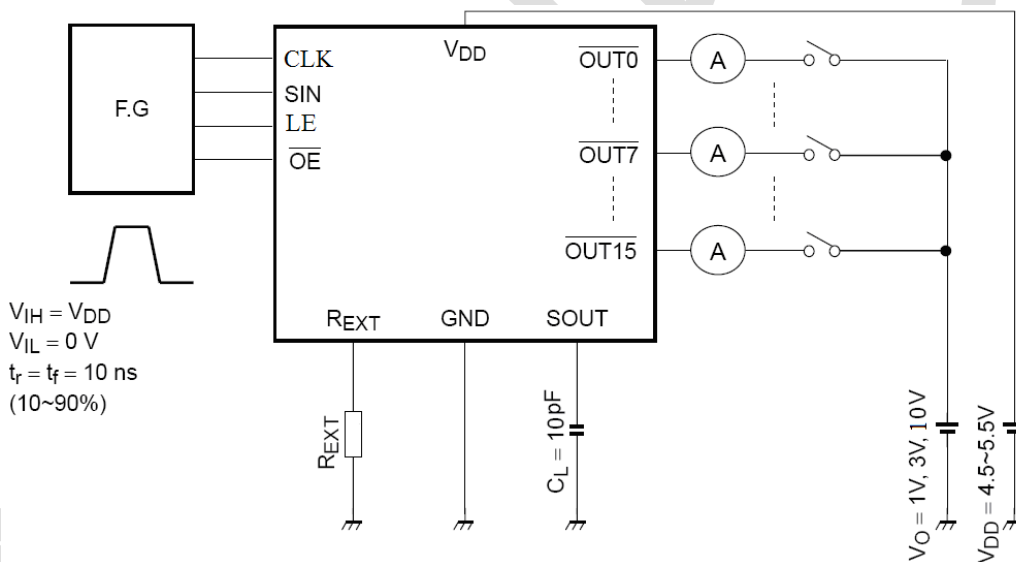
测试电路 3：低电平逻辑输入电流



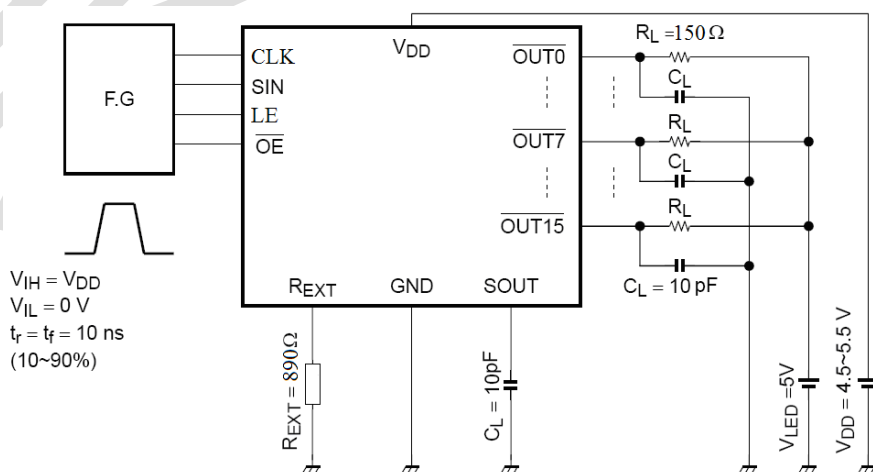
测试电路 4: 电源电流



测试电路 5: 恒流输出/输出 OFF 漏电流/恒流误差
恒流电源电压调节/恒流输出电压调节



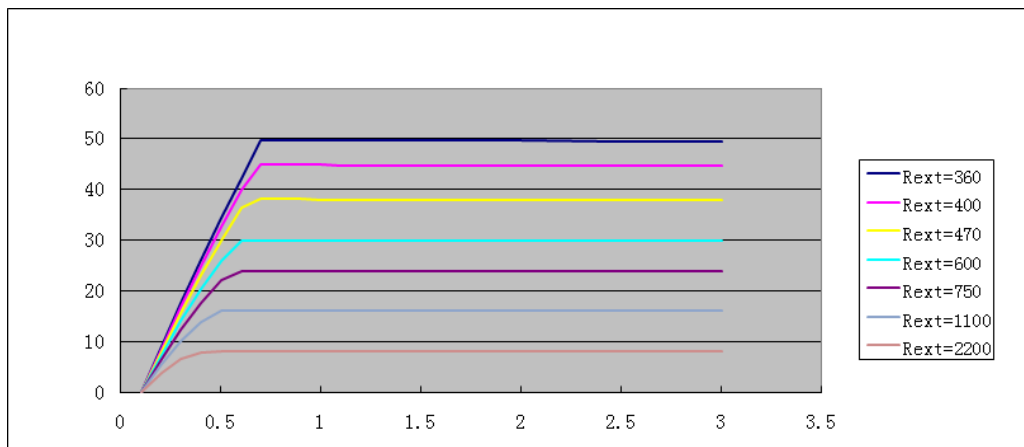
测试电路 6: 开关特性



应用信息

ICND2065采用了精确电流驱动控制技术，同一芯片的不同通道间，不同芯片之间的电流差异极小。

- 1) 通道间电流差异 $<\pm 2.0\%$ ，芯片间的电流差异 $<\pm 2.0\%$ 。
- 2) 具有不受负载端电压影响的电流输出特性，如下图所示。输出电流将不随LED正向电压 V_f 的变化而变化。



调节输出电流

ICND2065 通过外接电阻 R_{ext} 来调节输出电流 (I_{out})，计算公式为：

$$I_{out} = \frac{18}{R_{EXT}} * Gain \quad Gain=0\% \sim 200\%$$

当电流输出在67%~200%之间，最小调节阶梯1.56%，86级可调

$$Gain = (I_{gain} - 127) * 1.56\% \quad 255 \geq I_{gain} \geq 170$$

当电流输出在22~67%之间，最小调节阶梯0.525%，86级可调

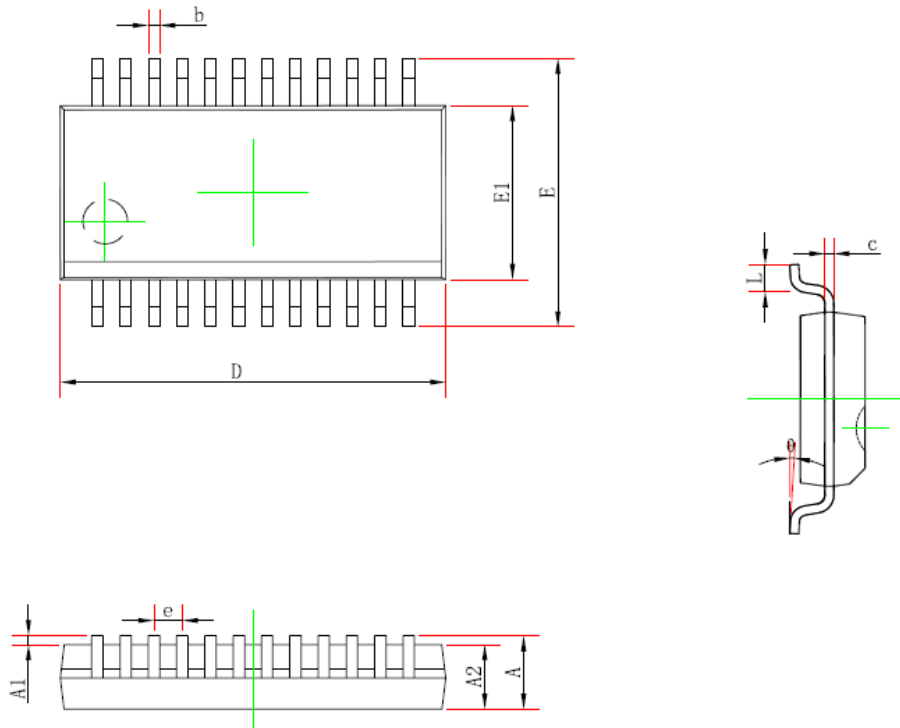
$$Gain = I_{gain} * 0.525\% \quad 127 \geq I_{gain} \geq 42$$

备注：

I_{gain} 为寄存器可调的8bit参数。

封装尺寸

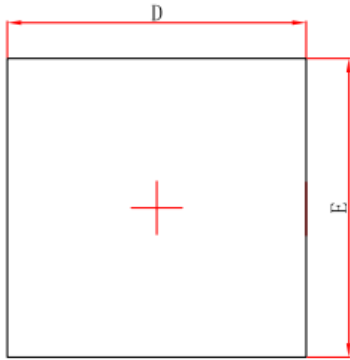
SSOP24 (150mil) PACKAGE OUTLINE DIMENSIONS



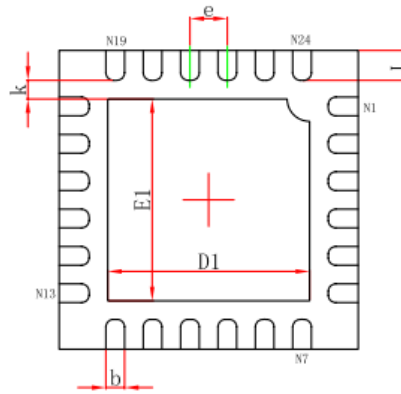
Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	—	1.750	—	0.069
A1	0.100	0.250	0.004	0.010
A2	1.250	—	0.049	—
b	0.203	0.305	0.008	0.012
c	0.102	0.254	0.004	0.010
D	8.450	8.850	0.333	0.348
E1	3.800	4.000	0.150	0.157
E	5.800	6.200	0.228	0.244
e	0.635 (BSC)		0.025 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

(2) QFN24-4*4-0.5

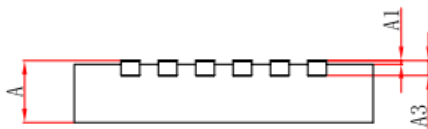
QFNWB4×4-24L (P0.50T0.75/0.85) PACKAGE OUTLINE DIMENSIONS



Top View



Bottom View



Side View

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	0.700/0.800	0.800/0.900	0.028/0.031	0.031/0.035
A1	0.000	0.050	0.000	0.002
A3	0.203REF.		0.008REF.	
D	3.924	4.076	0.154	0.160
E	3.924	4.076	0.154	0.160
D1	2.600	2.800	0.102	0.110
E1	2.600	2.800	0.102	0.110
k	0.200MIN.		0.008MIN.	
b	0.200	0.300	0.008	0.012
e	0.500TYP.		0.020TYP.	
L	0.324	0.476	0.013	0.019

产品订购信息

产品编号	封装（无铅环保）	重量（mg）
ICND2065AP	SSOP24-0.635	130
ICND2065AN-01	QFN24-4*4-0.5	0.038
ICND2065AN-02	QFN24-4*4-0.5	0.038

版本说明

Rev	Date	Description
1.0	2018/05	初次发布
1.1	2018/06	修改电流公式

声明:

北京集创北方科技股份有限公司保留说明书的更改权，恕不另行通知！

⊙ 任何半导体产品在特定条件下都有一定的失效或发生故障的可能，用户有责任在使用Chipone产品进行系统设计和整机制造时遵守安全标准并采取安全措施，以避免潜在失败风险及可能造成人身伤害或财产损失情况的发生！

集智创芯，我公司将竭诚为客户提供更优秀的产品！